

РАЗРАБОТКА ПРОГРАММНОГО МОДУЛЯ ОРГАНИЗАЦИИ РАБОТЫ С ЭЛЕКТРОННЫМИ ДОКУМЕНТАМИ НАУЧНО-ИССЛЕДОВАТЕЛЬСКОЙ ЛАБОРАТОРИИ

Ю.С. Болотин

bolotin99@inbox.ru

SPIN-код: 9196-7691

А.А. Денисова

denisovait@gmail.com

SPIN-код: 6110-2979

НИУ «МИЭТ», НПК «Технологический центр», Москва, Российская Федерация

Аннотация

Рассмотрены основные способы формирования документов для разработанных микросхем и предложен вариант, наиболее подходящий для электротехнических систем автоматизированного проектирования. Приведены описания структуры папки с программой методики измерения больших интегральных схем и последовательности тестов. Представлено описание алгоритма разбора файлов с тестами микросхем с учетом особенностей измерительного оборудования и используемой системы проектирования. Разработанный программный модуль позволит не только уменьшить количество ошибок, снизить трудоемкость и увеличить эффективность электронного документооборота, но и повысит конкурентоспособность отчетственных систем проектирования на мировом рынке программного обеспечения.

Ключевые слова

микросхема, система автоматизированного проектирования «Ковчег», большие интегральные схемы, контрольно-диагностический стенд, автоматизация документирования, измерительное оборудование, разработка микросхем, программа-методика контроля, программный модуль, сокращение сроков разработки микросхем

Поступила в редакцию 28.09.2020

© МГТУ им. Н.Э. Баумана, 2020

Введение. В настоящее время увеличение скорости разработки микросхем при все более возрастающих требованиях к качественным и функциональным характеристикам чипов представляет собой одно из наиболее актуальных и динамично развивающихся направлений в микроэлектронике. Благодаря автоматизации большого числа технологических этапов проектированием микросхем их могут разрабатывать маленькие команды, состоящие из 5–7 человек. Подавляющее большинство промышленных изделий проектируется с использованием специальных программ — систем автоматизированного проектирования (САПР) [1]. Благодаря использованию различного импортного оборудования, совершенствованию технологии производства микросхем и широкому применению многослойных плат современные системы автоматизируемого проектирования, которые обладают множеством преимуществ, стали необходимым инструментом разработчика.

Описание предметной области. Современный процесс создания микросхем состоит из нескольких основных этапов. Одним из важнейших этапов

разработки микросхем является подготовка документации на изделие. При этом важно, чтобы документы не содержали неточности и готовились в кратчайшие сроки. Поэтому возникает вопрос об автоматизации процесса документооборота [2].

На современных предприятиях электронной промышленности применяются в основном три способа подготовки документации на разработанные большие интегральные схемы (БИС). Первый способ — ручная подготовка документации. Второй способ — использование сторонних программ документооборота. Третий способ заключается в использовании программного модуля в составе САПР. Единственным и существенным недостатком последнего способа является то, что САПР должен включать в себя библиотеки, специфичные для каждого контрольно-измерительного стенда, однако по состоянию на 2020 г. выбор САПР, поддерживающих интеграцию с тестируемыми установками, невелик.

Постановка задачи. На данный момент единственной отечественной САПР, способной полностью удовлетворить все требования разработчиков электротехнических устройств, является САПР «Ковчег» [3]. Эта же САПР используется на производстве в НПК «Технологический центр» с контрольно-измерительным стендом НР 82000-D50 [4]. Однако отсутствие модуля для подготовки документации на разрабатываемые микросхемы заставляет прибегать к использованию дорогостоящих и ненадежных зарубежных аналогов [5].

По этой причине встал вопрос о разработке нового программного модуля в составе «Ковчег», который бы поддерживал команды измерительного стенда НР 82000-D50. Преимуществами такого решения служат:

- автоматическое формирование документации;
- увеличение скорости формирования документа;
- уменьшение количества ошибок по причине человеческого фактора;
- появление возможности отследить отличия в результатах измерений при различных условиях;
- увеличение эффективности лаборатории.

Описание алгоритма и работы программного модуля. Для реализации поставленной задачи был разработан алгоритм, схема которого представлена на рис. 1. Первый этап работы программного модуля начинается с открытия папки проекта. Структурное название папки включает:

- префикс, обозначающий контрольно-измерительный стенд (## или #. для НР 82000-D50 и \$\$ или \$. для НР 83000);
- номер БИС;
- тип базового матричного кристалла (БМК) из списка (5503, 5507);
- техническое условие для БМК типа 5503 (ХМ1, ХМ1У, ХМ2, ХМ2Т, ХМ5, ХМ5Т, БЦ7У, БЦ7Т, БЦ7Т1) и типа 5507 (БЦ1У, БЦ1У1, БЦ2У, БЦ2Т, БЦ5У, БЦ5Т, БЦ7У, БЦ7Т, БЦ7Т1);
- дополнительную информацию.

В общем виде шаблон наименования папки выглядит следующим образом:

<префикс><номер БИС>_<тип БМК><техническое условие>[_<дополнительная информация>]

Далее происходит проверка соответствия названия выбранной папки описанной выше структуре. Если были найдены какие-либо несоответствия шаблону, то на экран выводится сообщение об ошибке и причине ее возникновения.

Следующий этап — проверка наличия необходимых файлов в подкаталогах cae_data и motif на соответствие шаблону наименования папки. Если были найдены какие-либо несоответствия шаблону, то на экран выводится сообщение об ошибках и причинах их возникновения.

После этого начинается разбор файла <номер БИС>.rip, который располагается в подкаталоге cae_data, со спецификацией и сведениях о выводах. Данный файл имеет следующую структуру:

<номер в корпусе>(<номер на пластине>) = <имя> , { <принимаемые состояния> }".

В зависимости от принимаемого состояния определяется, выводы с какими номерами являются выходами, а с какими — входами. В дальнейшем эта информация понадобится для разбора строк файлов из папки motif.

На следующем этапе начинается непосредственно работа с файлами программы контроля.

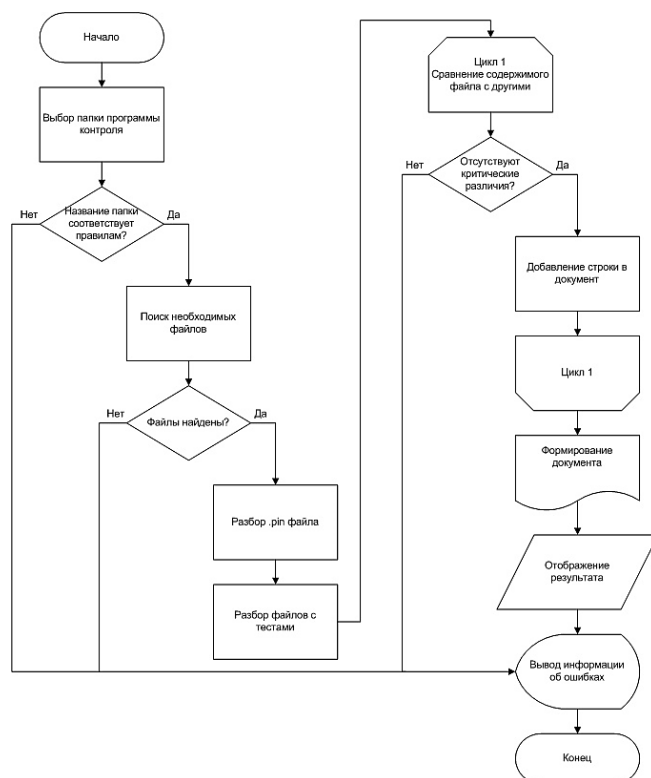


Рис. 1. Блок-схема алгоритма формирования документации

Программа контроля — текстовый документ, описывающий алгоритм подачи и приема сигналов с тестируемой микросхемы. Набор программ контроля создается для каждой микросхемы, при этом для каждого этапа тестирования разрабатывается своя программа с разными нормами [6]. Шесть файлов программ контроля соответствуют шести этапам тестирования:

- pl — на общей пластине;
- sb — на этапе сборки;
- sexNU — в корпусе при нормальных условиях по нормам цеха;
- sexT- — в корпусе при пониженной температуре по нормам цеха;
- sexT+ — в корпусе при повышенной температуре по нормам цеха;
- tuNU — в корпусе при нормальных условиях по нормам технических условий (ТУ);
- tuT — в корпусе в диапазоне температур по нормам ТУ.

Часть программы контроля и ее структура показаны на рис. 2. Каждую программу контроля можно разделить на набор тестов. Он стандартный для большинства цифровых микросхем. В случае цифроаналоговых микросхем может добавляться блок проверки аналоговых характеристик. Для принятия решения о годности микросхемы (или кристалла в составе общей пластины) выполняется множество тестов: на отсутствие коротких замыканий, контроль токов утечек, проверку правильности функционирования, измерение тока потребления и т. п. До следующего этапа допускаются только микросхемы, прошедшие все тесты.

Каждый тест представляет собой описание входных воздействий и границы диапазона выходных значений, которому должен удовлетворять контролируемый параметр. Каждый файл разделяется на шесть блоков, начинающихся и оканчивающихся с оператора *{disconnect}*. Каждый блок содержит операторы определенного типа теста из списка:

- контактирование;
- функциональный контроль на повышенном напряжении;
- функциональный контроль;
- контроль выходных напряжений;
- контроль токов утечки;
- контроль токов потребления.

Определение теста происходит по словам-маркерам или их сочетаниям, которые характерны для единственного теста. Ниже приведена таблица соответствия отличительного признака для каждого теста.

Отдельного внимания требует определение тестов «Функциональный контроль». Функциональный контроль при максимально допустимом напряжении питания используется только на этапах тестирования кристаллов в составе пластин и на этапе сборки (в программах контроля pl и sb). Его отличительной чертой является повторение команды FTST 4 раза, при этом данная команда используется и в других тестах.



Рис. 2. Часть программы контроля (с текстовым представлением переменных) и ее структура

Функциональный контроль при повышенном или пониженном напряжении питания структурно повторяют друг друга и различаются только уровнями входных и выходных сигналов. Для определения типа теста после поиска слова-маркера необходимо сравнить входной сигнал, задаваемый командой `!PSLV`. Тест, содержащий большее значение, принимается за «Функциональный контроль при повышенном напряжении питания», а с меньшим значением напряжения — соответственно, за «Функциональный контроль при пониженном напряжении питания» [7].

На следующем этапе соответствующие тесты сравниваются попарно между собой путем сравнения строк, причем строки подразделяются на два типа: с константными параметрами и с переменными. Первые в случае несовпадения выводятся на экран с пометкой ошибка и с указанием различающегося параметра. Вторые разбираются по электрическим параметрам, которые то-

же подразделяются на константные и переменные. Если не совпадают константные, то они обрабатываются так же, как константные строки, если различаются переменные, то они заменяются соответствующим им текстовым представлением.

Признаки определения тестов в составе программы контроля

Тест	Признак
Проверка контактирования	Содержит команду continuity
Контроль токов утечки на входах и входах-выходах в состоянии «Выключено»	Содержит обращение к параметру Izgnd
Контроль выходных напряжений низкого и высокого уровня под нагрузкой при напряжении питания	Содержит команду general_pmu в сочетании с обращением к параметру Uoh или Uol
Функциональный контроль при повышенном напряжении питания	Содержит команду error_count или functional
Функциональный контроль при пониженном напряжении питания	
Контроль токов потребления относительно контактов «Земля» и «Питание»	Содержит обращение к параметру Ivee
Функциональный контроль при максимально допустимом напряжении питания	Содержит команду FTST, повторяющуюся 4 раза подряд

Из каждой строки извлекается информация об операторе и маркере. На основе этих сведений и данных, полученных на предыдущих этапах о «входах» и «выходах», делается вывод о необходимости сравнения строки с соответствующей строкой из других файлов. Если строка является сравнимой, то в зависимости от оператора извлекается информация о значении силы тока или напряжении и сравнивается с соответствующими значениями в других тестовых условиях (других файлах). В случае совпадения строка подлежит вставке в документ в исходном виде, в противном случае несовпадающие параметры заменяются переменной. Все несовпадения подразделяются на два типа: ошибки (критические неточности, при которых документ не формируется) и предупреждения (некритические неточности, при которых документ формируется, но на которые следует обратить внимание инженеру). В случае успеха генерируется документ. Последовательность тестов выводится в текстовое поле, а в специальном окне отображается путь к нему в файловой системе. В противном случае в специальное окно выводятся все ошибки и предупреждения с указанием причин их возникновения. Пример экранной формы представлен на рис. 3.

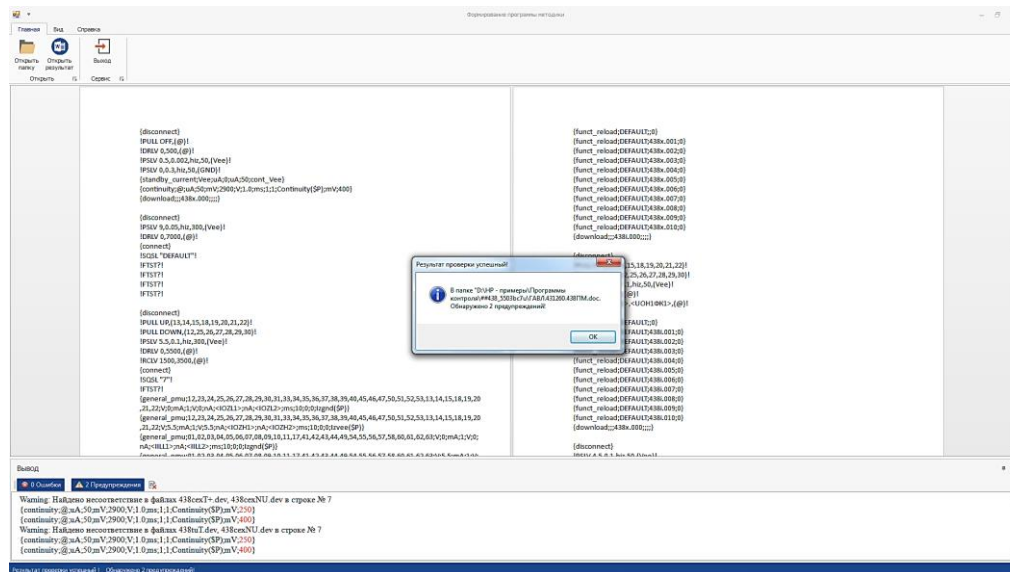


Рис. 3. Главное окно в случае успешной проверки файлов с контрольными тестами

Заключение. Реализован программный модуль организации работы с электронными документами научно-исследовательской лаборатории, обеспечивающий уменьшение количества ошибок, снижение трудоемкости и повышение эффективности электронного документооборота. Сейчас разработанный программный модуль внедряется в НПК «Технологический центр». Его использование поможет сократить сроки от начала разработки БИС до выпуска ее в производство благодаря уменьшению времени на подготовку документации.

Литература

- [1] Стешенко В.Б. P-CAD. Технология проектирования печатных плат. СПб., БХВ-Петербург, 2003.
- [2] Гаврилов С.В., Болотин Ю.С. Разработка программного модуля формирования документации измерения бис для контрольно-измерительной установки Hewlett-Packard 82000-D50. *Мат. Межд. науч.-практ. конф. Актуальные проблемы информатизации в цифровой экономике и научных исследованиях*. М., МИЭТ, 2019, с. 37–41.
- [3] Сауров А.Н., ред. Методология проектирования и освоение производства. М., Техносфера, 2019.
- [4] Магеррамов Р.В. Использование контрольно-диагностических стендов для тестирования микросхем. *Молодой ученый*, 2016, № 17, с. 53–57.
- [5] Черников Б.В., Можжухина А.В., Борисова Е.А. Проблемы локализации ошибок при проектировании специализированных БИС. *Современные наукоемкие технологии*, 2019, № 11-2, с. 301–305. DOI: <https://doi.org/10.17513/snt.37808>
- [6] Крупейченко И.А., Денисова А.А. Методика обнаружения потенциально дефектных кристаллов микросхем по результатам анализа распределения электрических параметров. *XXXVII Межд. науч.-практ. конф. Actual scientific research 2018*. Астрахань, Олимп, 2018, с. 151–153.
- [7] Магеррамов Р.В. Процесс тестирования интегральных микросхем. *Молодой ученый*, 2015, № 13, с. 154–158.

Болотин Юрий Сергеевич — магистрант института СПИНТех, НИУ «МИЭТ», НПК «Технологический центр», Москва, Российская Федерация.

Денисова Анастасия Андреевна — магистр, инженер НПК «Технологический центр», Москва, Российская Федерация.

Ссылку на эту статью просим оформлять следующим образом:

Болотин Ю.С., Денисова А.А. Разработка программного модуля организации работы с электронными документами научно-исследовательской лаборатории. *Политехнический молодежный журнал*, 2020, № 10(51). <http://dx.doi.org/10.18698/2541-8009-2020-10-649>

DEVELOPMENT OF A SOFTWARE MODULE FOR ORGANIZING WORK WITH ELECTRONIC DOCUMENTS FOR A RESEARCH LABORATORY

Yu.S. Bolotin

bolotin99@inbox.ru

SPIN-code: 9196-7691

A.A. Denisova

denisovait@gmail.com

SPIN-code: 6110-2979

NRU MIET, Scientific-Manufacturing Complex "Technological Centre", Moscow, Russian Federation

Abstract

The paper considers the main methods of forming documents for the developed microcircuits and proposes an option that is most suitable for electrical computer-aided design systems. The descriptions of the folder structure with the program for measuring large-scale integrated circuits and the sequence of tests are given. The authors present a description of the algorithm for parsing files with microcircuit tests, taking into account the characteristics of the measuring equipment and the design system used. The developed software module will not only reduce the number of errors, reduce labor intensity and increase the efficiency of electronic document management, but also increase the competitiveness of domestic design systems in the world software market.

Keywords

Microcircuit, "Kovcheg" computer-aided design system, large-scale integrated circuits, control and diagnostic stand, automation of documentation, measuring equipment, development of microcircuits, program-control methodology, software module, shortening the development time of microcircuits

Received 28.09.2020

© Bauman Moscow State Technical University, 2020

References

- [1] Steshenko V.B. P-CAD. Tekhnologiya proektirovaniya pechatnykh plat [P-CAD. Design technology of printed circuit boards]. Sankt-Petersburg, BKhV-Peterburg Publ., 2003 (in Russ.).
- [2] Gavrilov S.V., Bolotin Yu.S. [Software module development for documentation creation on the basis of large-scale integrated circuits measurements made by means of Hewlett-Packard 82000-d50 evaluation system]. *Mat. Mezhd. nauch.-prakt. konf. Aktual'nye problemy informatizatsii v tsifrovoy ekonomike i nauchnykh issledovaniyakh* [Proc. Int. Sci-Tech. Conf. Actual problems of informatization in digital economics and scientific research]. Moscow, MIET Publ., 2019, pp. 37–41 (in Russ.).
- [3] Saurov A.N., ed. Metodologiya proektirovaniya i osvoenie proizvodstva [Design methodology and commercial production]. Moscow, Tekhnosfera Publ., 2019 (in Russ.).
- [4] Magerramov R.V. Application of diagnostic test bench for testing microcircuits. *Molodoy uchenyy* [Young Scientist], 2016, no. 17, pp. 53–57 (in Russ.).
- [5] Chernikov B.V., Mozzhukhina A.V., Borisova E.A. Problems of error localization during specialized LSI developing. *Sovremennye naukoemkie tekhnologii* [Modern high technologies], 2019, no. 11-2, pp. 301–305. DOI: <https://doi.org/10.17513/snt.37808> (in Russ.).

- [6] Krupeychenko I.A., Denisova A.A. Method for defining potentially defect crystals of microcircuits by results of electrical parameters distribution analysis. *XXXVII Mezhd. nauch.-prakt. konf. Actual scientific research* [XXXVII Int. Sci.-Tech. Conf. Actual Scientific Research]. 2018. Astrakhan', Olimp Publ., 2018, pp. 151–153 (in Russ.).
- [7] Magerramov R.V. Testing process of integral microcircuits. *Molodoy uchenyy* [Young Scientist], 2015, no. 13, pp. 154–158 (in Russ.).

Bolotin Yu.S. — Master's Degree Student, Institute of Systems and Software Engineering and Information Technology, NRU MIET, Scientific-Manufacturing Complex "Technological Centre", Moscow, Russian Federation.

Denisova A.A. — Master's Degree, Engineer, Scientific-Manufacturing Complex "Technological Centre", Moscow, Russian Federation.

Please cite this article in English as:

Bolotin Yu.S., Denisova A.A. Development of a software module for organizing work with electronic documents for a research laboratory. *Politekhnicheskij molodezhnyy zhurnal* [Politechnical student journal], 2020, no. 10(51). <http://dx.doi.org/10.18698/2541-8009-2020-10-649.html> (in Russ.).