

СПОСОБ ПРЕОБРАЗОВАНИЯ ПОСЛЕДОВАТЕЛЬНЫХ ИНТЕРФЕЙСОВ

И.В. Закерничный

zakernichny@bsuir.by

SPIN-код: 1404-3309

МГТУ им. Н.Э. Баумана, Москва, Российская Федерация

Рассмотрен способ уменьшения задержек в преобразователях последовательных интерфейсов за счет начала процесса преобразования до получения слова данных целиком, т. е. использования предиктивного преобразования. Актуальность темы обусловлена ростом требований к скорости и задержкам интерфейсов современных систем и необходимостью использования для работы с ними устаревших периферийных устройств, оборудованных значительно менее производительными интерфейсами. Цель работы — найти способ уменьшения задержек преобразования последовательных интерфейсов. Методология включает анализ существующих преобразователей последовательных интерфейсов и применяемых в них способов уменьшения задержек. В результате был разработан предиктивный (упреждающий) преобразователь, который был применен в конкретном устройстве. Приведен алгоритм его работы, сняты осциллограммы входных и выходных сигналов.

Ключевые слова: последовательный интерфейс, преобразование интерфейсов, интерфейс PS/2, микроконтроллер, клавиатура, отладочная плата, алгоритм программы, осциллограмма

Введение. Как последовательные, так и параллельные интерфейсы передачи данных служат неотъемлемой частью современных цифровых систем. Однако с ростом требований к полосе высокоскоростных каналов передачи данных распространение среди них параллельных интерфейсов резко уменьшилось в связи с вносимыми ими расфазировкой и перекрестными помехами. Это создало ситуацию, в которой современные высокоскоростные последовательные интерфейсы сосуществуют с устаревшими, обладающими во много раз меньшими скоростями [1, 2]. За время передачи устаревшим интерфейсом всего одного бита информации современный интерфейс способен передать в десятки раз больше данных. Таким образом, в системах преобразования последовательных интерфейсов скорость преобразуемого интерфейса может приводить к значительным по сравнению со скоростью выходного интерфейса задержкам. Более того, даже в случае с преобразованием одного низкоскоростного интерфейса в другой уменьшение задержки может быть полезно, например, для устройств ввода. В статье рассмотрен способ уменьшения задержек преобразования последовательных интерфейсов за счет запуска процесса преобразования до получения полного слова данных.

Цель исследования — разработка способа уменьшения задержек в процессе преобразования данных в последовательных интерфейсах. Необходимо было провести оптимизацию процесса конвертации данных, направленную на сокращение времени преобразования при работе с устаревшими и менее производительными интерфейсами, обеспечивая при этом эффективность в современных системах с повышенными требованиями к скорости передачи данных.

Для достижения поставленной цели в ходе работы были сформулированы следующие задачи:

- провести анализ существующих способов сокращения задержек в преобразователях интерфейсов;
- разработать новый способ преобразования, направленный на уменьшение временных задержек;
- реализовать предложенный способ в устройстве и протестировать его эффективность;
- оценить практическую применимость данного способа в современных системах передачи данных.

Литературный обзор. В настоящее время существует множество различных решений для преобразования последовательных интерфейсов, что еще раз подчеркивает актуальность их усовершенствования. Самым доступным аппаратным обеспечением, способным справиться с задачей преобразования последовательных интерфейсов в реальном времени, являются микроконтроллеры [3, 4]. В данном случае для рассматриваемых в статье медленных интерфейсов вносимые непосредственно микроконтроллером задержки вполне приемлемы.

Значительно сокращает время преобразования применение дискретной логики [5]. Однако такой подход приводит к увеличению габаритов и стоимости преобразователя, а также требует большей надежности. Избежать некоторых негативных эффектов и сохранить быстродействие дискретной логики позволяют программируемые логические интегральные схемы, хотя стоимость такого решения все равно заметно выше системы на микроконтроллере [6].

Множество протоколов последовательных интерфейсов разбивает передаваемые данные на слова и заканчивает каждое слово стоп-битом, а иногда — битом четности. Это означает, что начало преобразования без приема этих данных сократит процесс на время, равное двум полупериодам сигнала данных [4].

Игнорирование стоп-бита и бита четности наталкивает на мысль о пропуске еще каких-либо несущественных данных в конце слова. Например, датчик, способный возвращать по универсальному асинхронному последова-

тельному порту, скажем, четыре состояния в стандартном восьмибитном слове, при этом два бита, представляющие эти состояния, передаются в начале слова, остальные неиспользуемые шесть битов не обязательно принимать для начала преобразования и последующей передачи преобразованных данных. Таким образом, можно осуществить «предсказывающее», предиктивное преобразование, поскольку состояние неиспользуемых битов можно предугадать без их приема.

Материалы и методы. Процессы унификации и стандартизации в области вычислительной техники привели к утверждению доминирующей позиции экосистемы IBM PC и вытеснению множества уникальных решений. Немало таких устаревших систем остаются в эксплуатации и нуждаются в обслуживании, а следовательно, в комплектующих. Особенно уязвимы устройства ввода.

Во многих случаях применения компьютерной клавиатуры можно обойтись малой частью имеющихся на ней клавиш, а значит, набор выходных скан-кодов ограничен и не требует приема всех битов слова данных. Для проверки предиктивного алгоритма был разработан преобразователь интерфейсов, позволяющий использовать широко распространенные клавиатуры стандартов PS/2 и AT с семейством компьютеров PC-98, которые до конца прошлого столетия занимали значительную долю рынка и продолжают эксплуатироваться там, где их поддержка целесообразнее создания нового программного обеспечения для современных платформ [7].

Аппаратная реализация. Основой преобразователя является микроконтроллер семейства AVR, при этом может применяться практически любая интегральная схема семейства из числа оснащенных аппаратным последовательным интерфейсом. Благодаря встроенным в интегральную схему «подтягивающим» резисторам принципиальная схема устройства состоит лишь из обязательной для работы микроконтроллера обвязки [8]. Следовательно, для прототипирования и мелкосерийного производства применимы готовые миниатюрные отладочные платы. Автором были использованы платы на основе интегральных схем ATmega32U4 и ATmega328, к контактным площадкам которых были напрямую подсоединены разъемы Mini-DIN целевых интерфейсов.

Программная реализация. Двухсторонняя работа с интерфейсом подключенной клавиатуры стандарта AT или PS/2 [9] основана на прерываниях, вызываемых падающим фронтом тактирующего сигнала, формируемого клавиатурой при нажатии клавиши или после запроса преобразователем принять управляющие данные. Процесс преобразования кода клавиши и его последующей передачи по интерфейсу PC-98 [10] начинается при выполнении в бесконечном цикле условия готовности данных, которое задает очередное прерывание.

Для уменьшения задержки ввода, вносимой устройством из-за необходимости обработки последовательных данных, во всех режимах работы игнорируются бит четности и стоп-бит. Также предусмотрены специальные режимы, в которых преобразование начинается после приема неполного числа битов данных, достаточных для точного определения ограниченного набора клавиш. Эти режимы используют разработанный алгоритм предиктивного преобразования, изображенный на рис. 1.

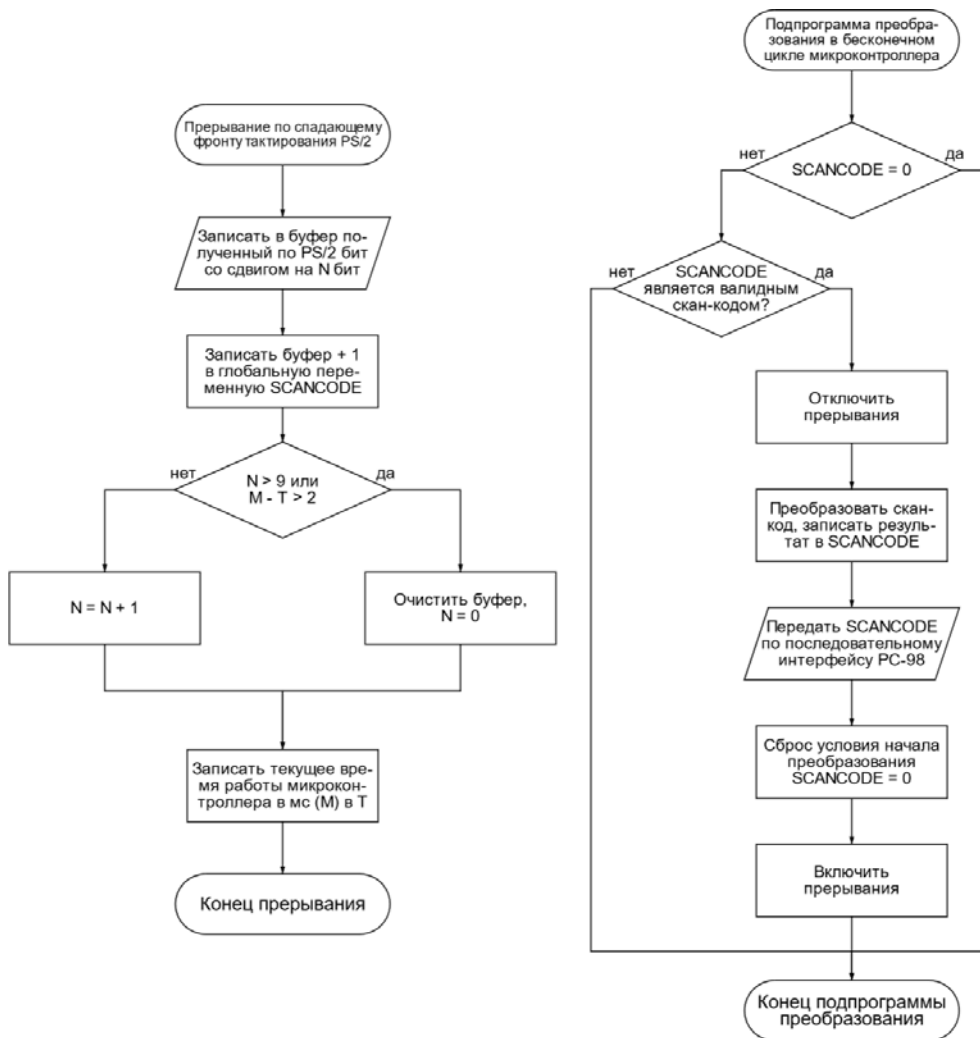


Рис. 1. Части алгоритма работы преобразователя, осуществляющие предиктивное преобразование: прерывание по спадающему фронту сигнала синхронизации клавиатуры для получения поступающих данных (слева) и фрагмент бесконечного цикла, отвечающий за обработку полученных данных (справа)

Результаты. Предиктивное преобразование позволило значительно уменьшить задержку ввода: до 380 мкс в случае приема трех битов по сравнению с 640 мкс, требуемых для приема всех восьми битов. Осциллограммы обработки данных за восемь битов и за три бита приведены на рис. 2. Быстрые режимы позволяют добиться повышенной отзывчивости при необходимости контроля клавиатурой процессов в реальном времени.

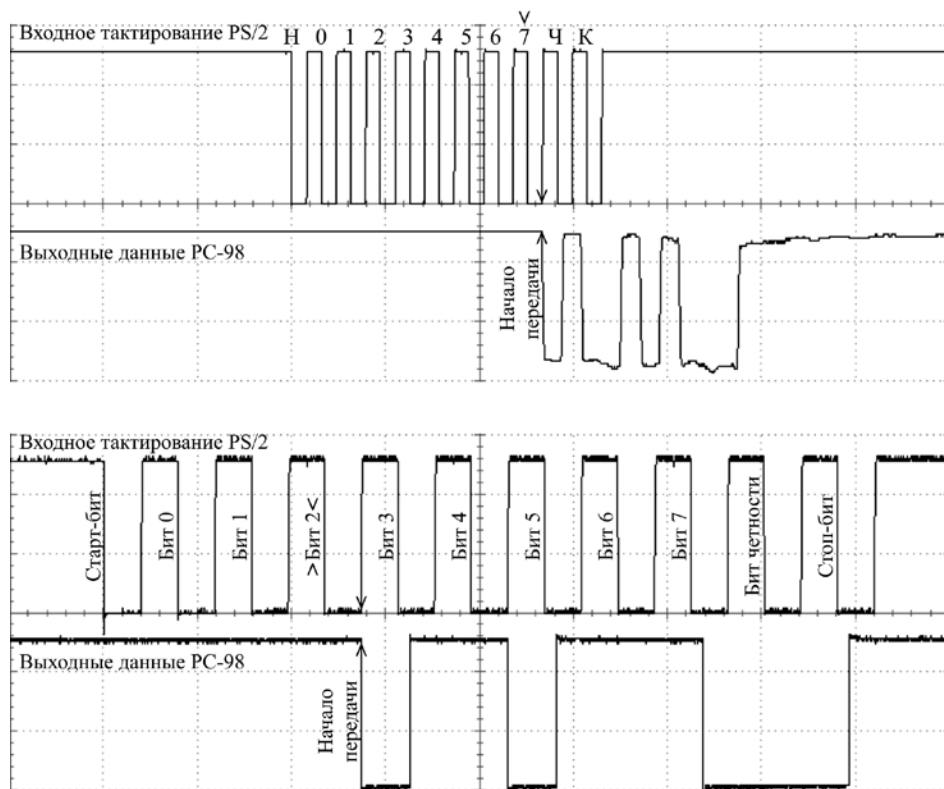


Рис. 2. Осциллограммы входных и выходных сигналов преобразователя при обычном преобразовании с пропуском бита четности и стоп-бита (*сверху*) и при предиктивном преобразовании с получением трех из восьми битов (*снизу*)

Стоит, однако, выделить задержку между началом преобразования и началом передачи преобразованных данных примерно в полупериод тактирующего сигнала клавиатуры. Это вызвано низким относительно преобразуемых сигналов быстродействием микроконтроллера.

Обсуждение. Полученные результаты свидетельствуют о целесообразности применения разработанного алгоритма в преобразователях на базе микроконтроллеров. Вносимая ими задержка незначительна по сравнению

с сэкономленным алгоритмом временем. Однако применение программируемых логических интегральных схем целесообразно в серийных преобразователях для систем, где задержка должна быть минимальной.

В то же время разработанный алгоритм неэффективен в системах, использующих все биты слова последовательного интерфейса, а также вовсе неприменим там, где бит четности необходим. Использование предиктивного преобразования возможно только при ненужности проверки четности данных и наличии неиспользуемых битов данных в конце слова.

Заключение. Были проанализированы существующие способы сокращения задержек и предложен новый способ, направленный на уменьшение задержек преобразования данных. Разработанный способ был успешно реализован и протестирован на устройстве, что подтвердило его эффективность полученными осциллограммами, которые выявили значительное улучшение процесса преобразования последовательных интерфейсов.

Этот подход имеет большое практическое значение в сфере современных систем, где высокая скорость передачи данных и минимальные задержки играют ключевую роль. Использование устаревших периферийных устройств с менее производительными интерфейсами становится более эффективным благодаря предложенному способу оптимизации.

Данные результаты не только подтверждают актуальность проблемы, связанной с задержками в интерфейсах, но и открывают новые перспективы для улучшения производительности систем и снижения времени передачи данных. Дальнейшие исследования в этой области могут быть направлены на более глубокий анализ эффективности предложенного способа при различных условиях эксплуатации и его возможное применение в различных технологических сценариях.

Литература

- [1] Ерш С.А. Преобразователь последовательных интерфейсов в Ethernet. Компьютерное проектирование и технология производства электронных систем. 52-я науч. конф. аспирантов, магистрантов и студентов БГУИР: сб. матер. Минск, Белорусский государственный университет информатики и радиоэлектроники, 2016, 21 с.
- [2] Zhou Houming. *Serial port Ethernet protocol conversion method*. Patent no. CN 103078871 A, 2013.
- [3] Корюкин С. Преобразователь интерфейса I²C в UART на основе микроконтроллера uPD78F9222 компании NEC. *Компоненты и Технологии*, 2006, № 63, с. 58–61. EDN MTFIVJ

- [4] Patrón E., Pinto C., Poot R. et al. Design and implementation of a serial-USB converter. *IJCSNS International Journal of Computer Science and Network Security*, 2011, vol. 11, no. 6, pp. 69–76.
- [5] Киселев Е.Ф. Преобразователь последовательного двоичного кода в параллельно-последовательный код. Патент № RU 2001128037 А, 2003.
- [6] Sharma M., Puneet M., Pravin F., Preet J. Serial Communication Protocol Conversion and Circular Buffer Implementation in FPGA using Verilog. *OSR Journal of Electronics and Communication Engineering (IOSR-JECE)*, 2015, vol. 10, iss. 2, ver. IV, pp. 1–10. <https://doi.org/10.9790/2834-10240110>
- [7] *Kitabayashi, Shin'ya Meiki PC-98 Imada Gen'eki*. URL: <https://www.asahi.com/articles/ASN7F5K3SN7DUEHF118.html> (accessed November 10, 2023).
- [8] *ATmega328P 8-bit AVR Microcontroller with 32K Bytes in-System Programmable Flash Datasheet*. Atmel Corporation, 2015, 294 p.
- [9] *IBM Personal System/2 Hardware Interface Technical Reference. Common Interfaces*. Technical reference, IBM Corporation, 1990, 54 p.
- [10] *Kaichōban PC-9800 Shirīzu Tekunikarudētabukku Hardware-Hen: Technical data book*. NEC Corporation, 1993, pp. 139–155, 343–346.

Поступила в редакцию 07.05.2024

Закерничный Иван Владимирович — студент магистратуры кафедры «Проектирование и технология производства электронной аппаратуры», МГТУ им. Н.Э. Баумана, Москва, Россия.

Научный руководитель — Семенцов Станислав Григорьевич, д-р техн. наук, профессор кафедры «Проектирование и технология производства электронной аппаратуры», МГТУ им. Н.Э. Баумана, Москва, Россия. E-mail: siemens_off@mail.ru

Ссылку на эту статью просим оформлять следующим образом:

Закерничный И.В. Способ преобразования последовательных интерфейсов.

Политехнический молодежный журнал, 2024, № 04 (93). URL:

<https://ptsj.bmstu.ru/catalog/iemim/sta/993.html>

SERIAL INTERFACES CONVERSION METHOD

I.V. Zakernichny

zakernichny@bsuir.by

SPIN-code: 1404-3309

Bauman Moscow State Technical University, Moscow, Russian Federation

The paper considers methodology for reducing delays in the serial interface converters by starting the conversion process before receiving the entire data word, i.e. by using the predictive conversion. Relevance of the issue is due to the growing requirements for the interface speed and delays in modern systems and the need to use the outdated peripheral devices equipped with significantly less productive interfaces in operation with them. The work objective is to find a way to reduce delays in the serial interface conversion. The methodology includes analysis of existing serial interface converters and methods used in them to reduce the delays. As a result, a predictive (anticipatory) converter was developed, which was used in a specific device. The paper provides its operation algorithm; oscillograms of the input and output signals are obtained.

Keywords: serial interface, interface conversion, PS/2 interface, microcontroller, keyboard, debug board, program algorithm, oscillogram

Received 07.05.2024

Zakernichny I.V. — Master's Program Student, Department of Design and Technology of Electronic Devices Production, Bauman Moscow State Technical University, Moscow, Russia.

Scientific advisor — Sementsov S.G., Dr. Sci. (Eng.), Professor, Department of Design and Technology of Electronic Devices Production, Bauman Moscow State Technical University, Moscow, Russia. E-mail: siemens_off@mail.ru

Please cite this article in English as:

Zakernichny I.V. Serial interfaces conversion method. *Politekhnicheskij molodezhnyy zhurnal*, 2024, no. 04 (93). (In Russ.). URL: <https://ptsj.bmstu.ru/catalog/iemim/sta/993.html>